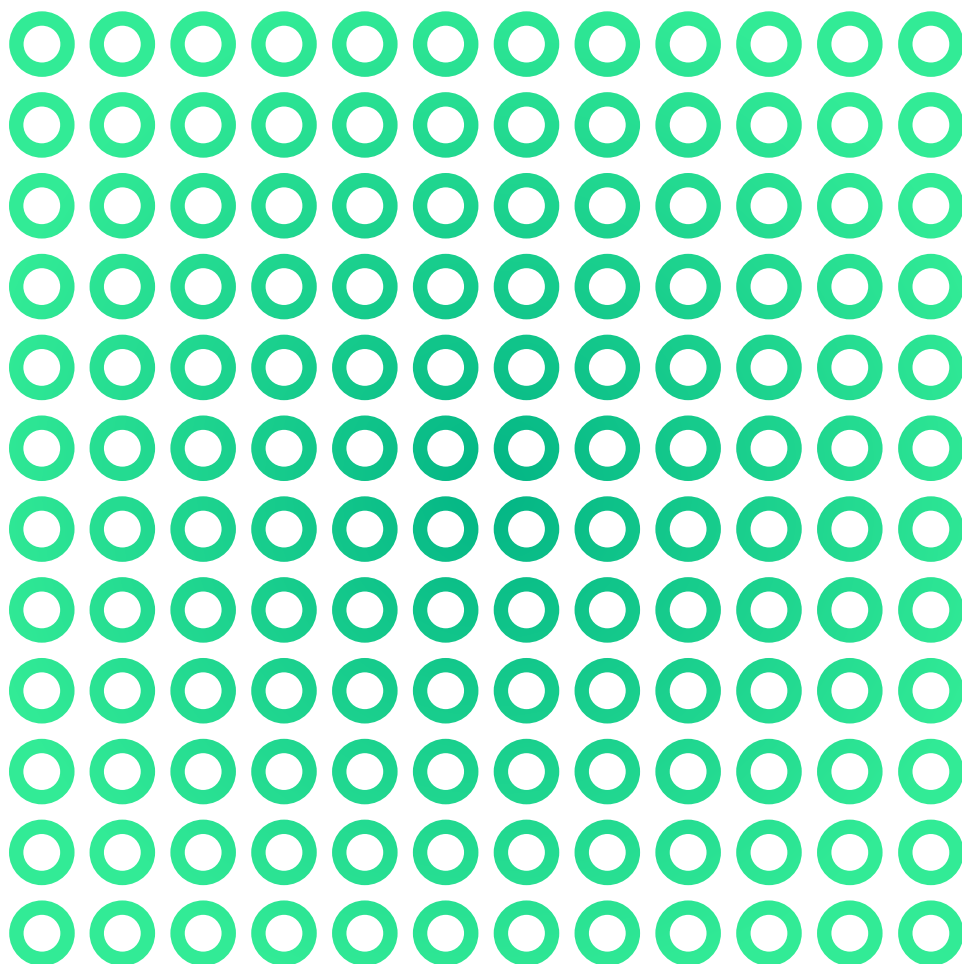




NIのデータ変換器リファレンスアーキテクチャを使用してADC測定を設定する





目次

03 変換器

03 ハードウェアの設定

04 評価ボード

電源

デジタル

アナログソースの接続

DMMの接続

フルスケール誤差

測定設定

線形性

測定設定

ヒストグラム

DNL

INL

AC測定

測定設定

ゲインとオフセット

測定設定

15 データ変換器テストにおけるNIの利点

このアプリケーションノートでは、PXIe-4468信号発生器を活用したNIのデータ変換器リファレンスアーキテクチャと、Data Converter Validation Moduleソフトウェアを使用してADC測定を設定する方法について説明します。

変換器

検査対象デバイス (DUT) は、Analog Devicesの8チャンネル、16ビットA/D変換器AD7606Bです。このデバイスは、すべてのチャンネルで800 kS/sのスループットレートのサンプリングをサポートしています。デバイスの入力レンジは、ハードウェアで選択され±5 Vとして構成されます。また、デバイスは、内部2.5 V基準を使用するように構成され、ハードウェアで16ビット並列出力として構成されます。並列データ出力は、変換がCONVSTで開始されている間、RDおよびCSによって制御されます。

ハードウェアの設定

データ変換器検証リファレンスアーキテクチャには、以下のNIハードウェアが含まれています。

- PXIe-4468アナログソース
- PXIe-40x1デジタルマルチメータ
- PXIe-657xデジタルキャプチャ/DUT制御/クロック
- PXIe-109xシャーシ
- PXIe-888xコントローラ

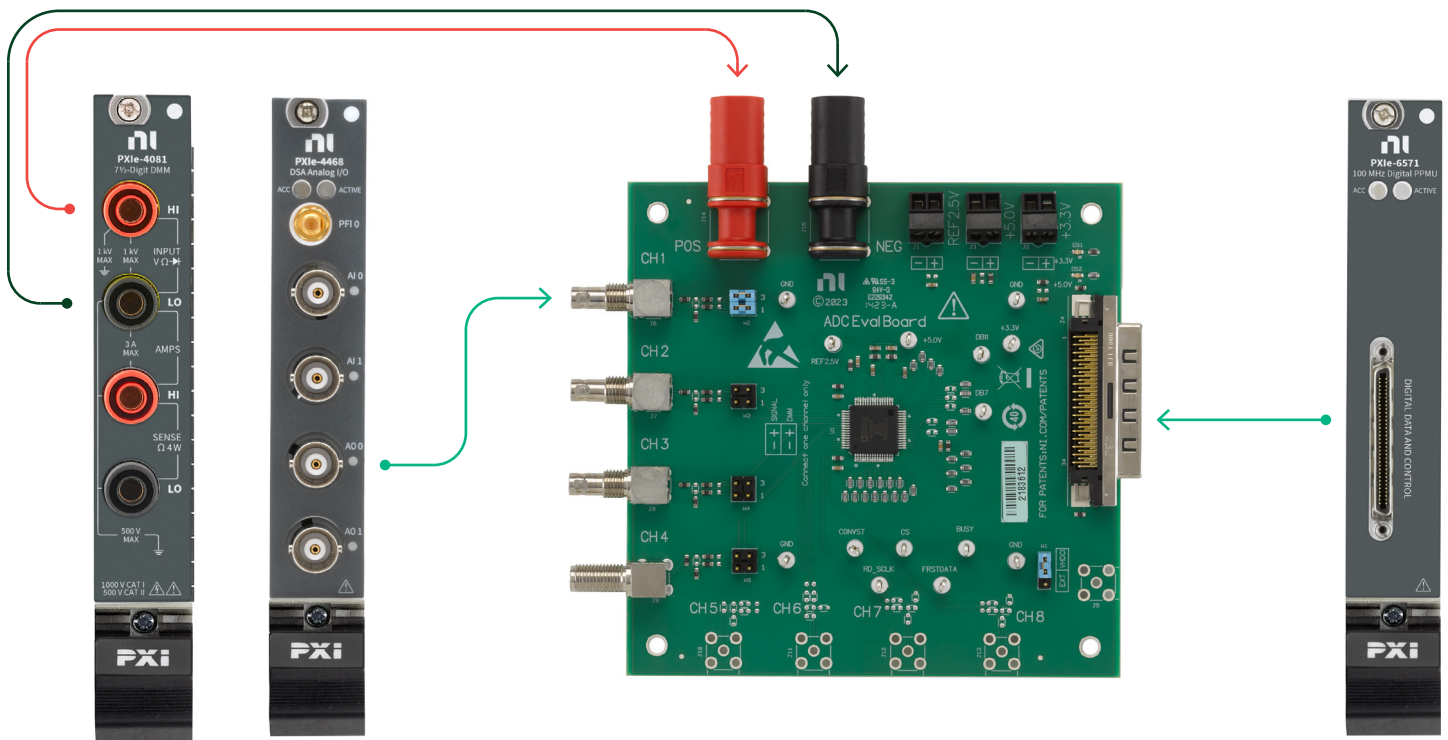


図1 テストシステムではPXIe-4081デジタルマルチメータ、PXIe-6570デジタルパターン計測器、PXIe-1095シャーシ、PXIe-8840コントローラを使用

評価ボード

AD7606Bは、Data Converter Validation Moduleを使用するためにNIが設計した評価ボードで、NI計測器と簡単に接続できるようにになっています。

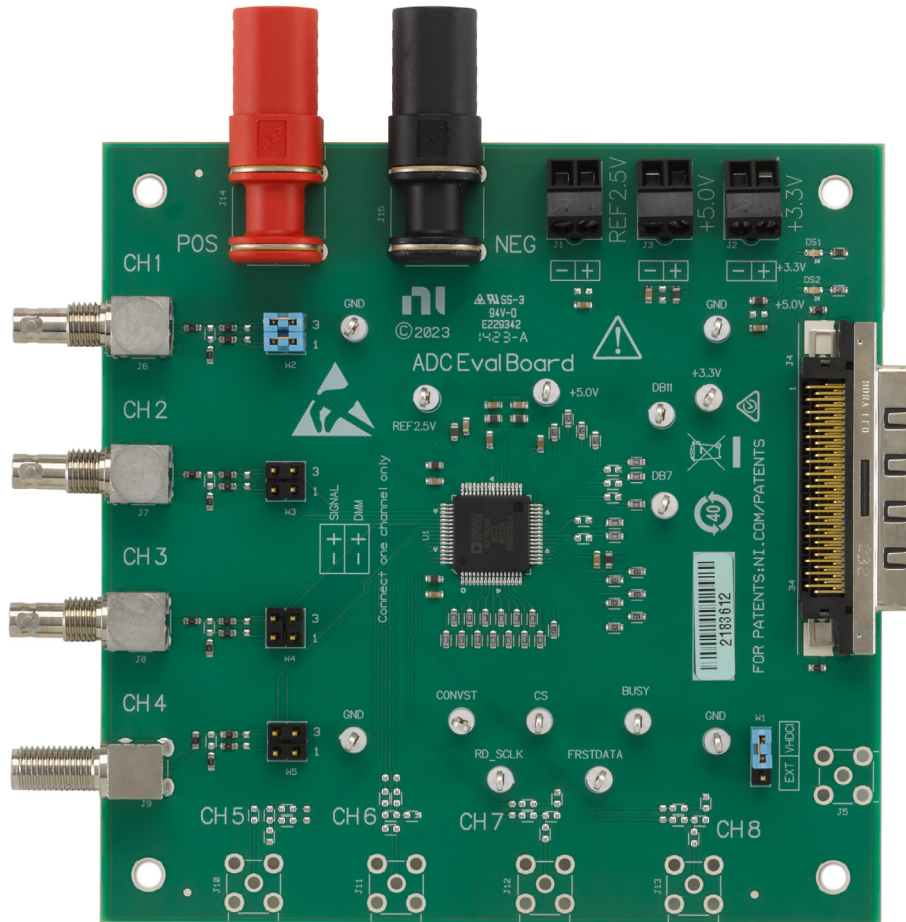


図2
AD7606B評価ボード

電源

評価ボードは、+3.3 Vおよび+5 V電源をDUTに供給します。2.5 V基準はオプションです。

デジタル

ADCからのデジタルラインは、ボードの右側にあるVHDCIコネクタに経路設定されています。VHDCI-VHDCIケーブルを使用してPXI-657xデバイスに直接接続するようになっています。PXI-657xへの信号のマッピングは以下のとおりです。

View Connections for: All Pins and Relays

Pin	Site	Instrument	Channel
DB0	0	PXI2Slot7	0
DB1	0	PXI2Slot7	1
DB2	0	PXI2Slot7	2
DB3	0	PXI2Slot7	3
DB4	0	PXI2Slot7	4
DB5	0	PXI2Slot7	5
DB6	0	PXI2Slot7	6
DB7	0	PXI2Slot7	7
DB8	0	PXI2Slot7	8
DB9	0	PXI2Slot7	9
DB10	0	PXI2Slot7	10
DB11	0	PXI2Slot7	11
DB12	0	PXI2Slot7	12
DB13	0	PXI2Slot7	13
DB14	0	PXI2Slot7	14
DB15	0	PXI2Slot7	15
CONVST	0	PXI2Slot7	16
OS0	0	PXI2Slot7	17
OS1	0	PXI2Slot7	18
OS2	0	PXI2Slot7	19
SCLK	0	PXI2Slot7	20
CS	0	PXI2Slot7	21
BUSY	0	PXI2Slot7	22
FRSTDATA	0	PXI2Slot7	23
SDI	0	PXI2Slot7	24
DOUTA	0	PXI2Slot7	25
DOUTB	0	PXI2Slot7	26
DOUTC	0	PXI2Slot7	27
DOUTD	0	PXI2Slot7	28
RESET	0	PXI2Slot7	29

図3
PXI-657xへの信号のマッピング

アナログソースの接続

評価ボードには、最初の4つのチャンネルに対するコネクタが付いています。チャンネル1~3はHD-BNCコネクタで、ダイナミック信号発生器PXIe-4468に接続できます。チャンネル4はSMAコネクタで、PXIe-54x3などの任意波形発生器に接続できます。

DMMの接続

ゲイン、オフセット、コード遷移 (フルスケール誤差) などの高精度なDC測定に依存するテストでは、計算に必要なDC確度を提供できるDMMが必要です。ボード上部にあるバナナプラグは、ジャンパを使ってDMMをアナログチャンネル (1~4) の入力パスの1つに接続するために使用できます。

フルスケール誤差

フルスケール誤差の測定では、3つのコード遷移と、理想的な位置からの偏差を計算します。コード遷移は以下のとおりです。

バイポーラゼロコード:コードがすべて1sから0sに変化するミッドスケール遷移

正のフルスケールコード:最後のコード遷移

負のフルスケールコード:最初のコード遷移

誤差は、測定されたコード遷移と、通常LSBで示される理想的なコード遷移の差です。

実際のコード遷移を検出するために、ダイナミック信号発生器 (PXIe-446x) はユーザが定義したレンジとステップサイズでDC電圧を生成します。各電圧ステップにおいて、DMM (PXIe-40x1) はADCの入力電圧を測定し、ADCは複数のサンプルを集録します。コード遷移計測におけるADCの入力基準ノイズの影響を低減するには、複数のサンプルが必要です。各DC電圧ステップでのテストが進むと、実際のコード遷移の位置がアルゴリズムによって補間されます。

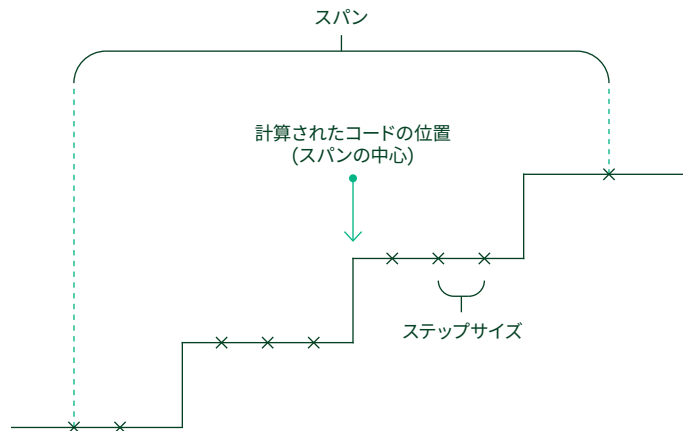


図4

コード遷移の検出

測定設定

The image shows a configuration window titled "ADC parameters" with a gear icon in the top right corner. The window is divided into several sections:

- ADC parameters:**
 - INPUT CHANNEL: 0
 - FULL SCALE RANGE: 10V
 - TRANSITION SPAN: 1.5LSB
 - TRANSITION STEP SIZE: 0.05LSB
- Analog source:**
 - RESOURCE NAME: PXI2Slot12/ao0
- Digital capture:**
 - RESOURCE NAME: PBD6571
 - SAMPLE RATE: 800ks/s
 - NUMBER OF SAMPLES: 10000
- DMM:**
 - RESOURCE NAME: PXI2Slot14
 - RANGE: 10V
 - RESOLUTION IN DIGITS: 5 1/2

図5
測定設定

測定設定では、フルスケール誤差の測定をカスタマイズできます。ADCパラメータは、テストするDUTのチャンネルとデバイスのフルスケールレンジ設定を指定して構成する必要があります。遷移スパンとステップサイズは、テスト時間と測定の確度に影響を与えるように調整できます。遷移が計測器によってキャプチャされなかった場合 (図6を参照)、スパンを増やすことで遷移を確認できる可能性を高めることができます。

NIのデータ変換器リファレンスアーキテクチャを使用してADC測定を設定する

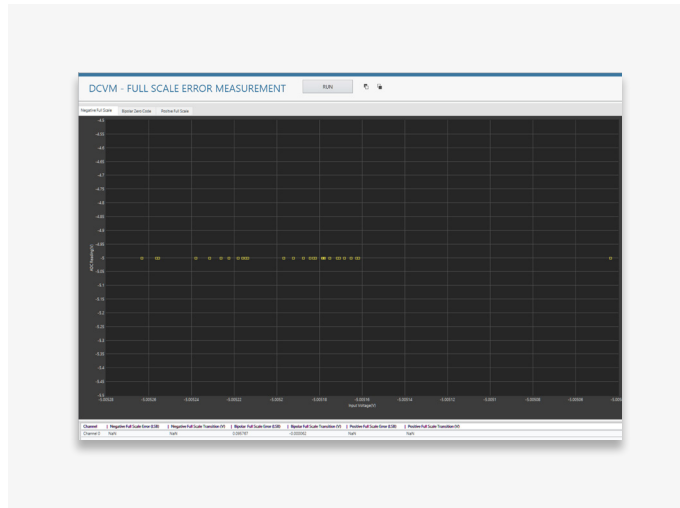


図6

DCVMのフルスケール誤差測定のスナリオ: 遷移が計測器によってキャプチャされなかった場合

この特定のテストでは、DUTのチャンネル0がテスト用のチャンネルです。DUTでは、サンプリングレートが800 kS/sに設定されており、ハードウェアで10 Vのフルスケールレンジとして構成されています。PXIe-4081デジタルマルチメータは7.5桁のDMMですが、テスト時間を短縮するために5.5桁に構成されています。

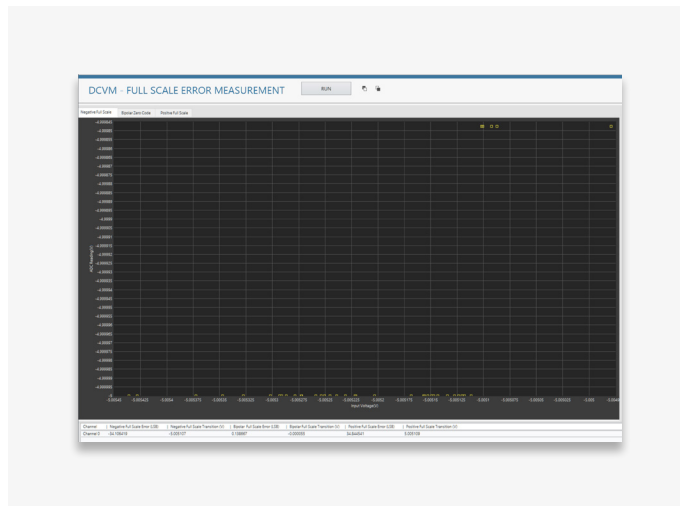


図7

DCVMのフルスケール誤差測定のスナリオ: 負のフルスケール誤差測定における未処理データのサブセット

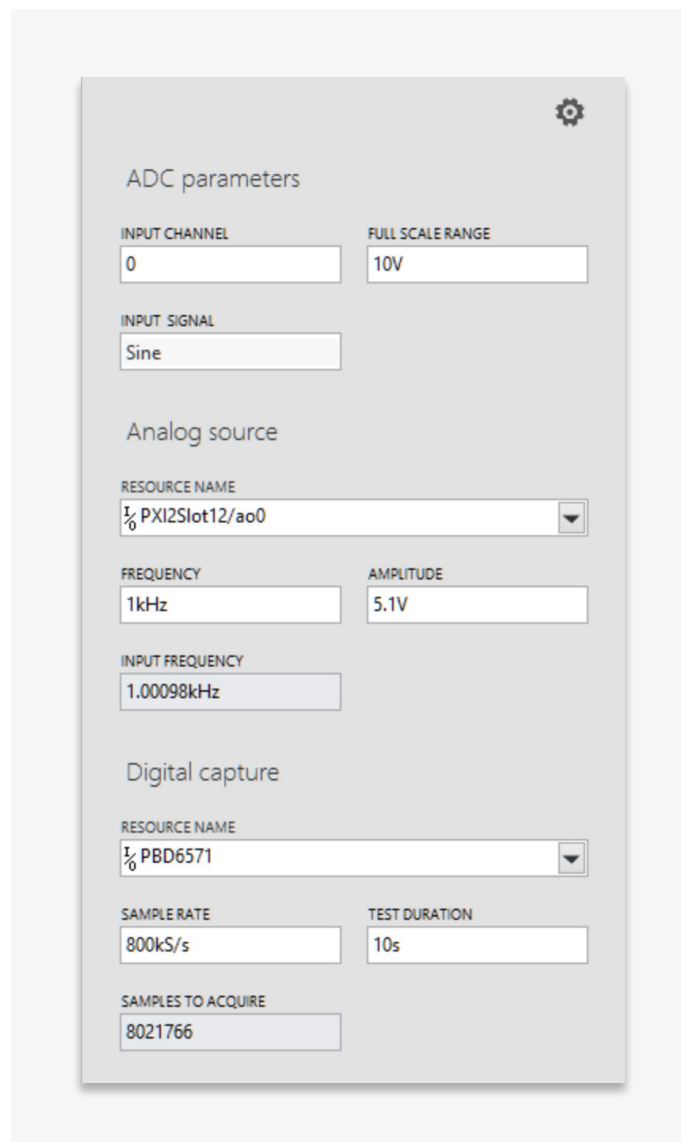
図7は、負のフルスケール誤差測定における未処理データの典型的なサブセットをグラフ形式で示しています。測定では10,000サンプルを収集するように設定されていますが、各サンプルは表示されていません。最初のコードからの遷移は視覚的に近似でき、補間アルゴリズムで計算されたデータはグラフ下部の表で確認できます。遷移の電圧と、LSBでのフルスケール誤差が計算され、表示されます。

線形性

データ変換器では、伝達関数の線形性の測定として、積分非線形性 (相対確度、INL) と微分非線形性 (DNL) の2つがあります。DUTなどのADCにおいて、INLは、理想的な入力しきい値と、特定の出力コードの測定されたしきい値レベルとの間に生じる偏差です。DNLは、隣接する入力デジタル値に対応する2つのアナログ値の間に生じる偏差です。これは、実際のステップ幅と1 LSBの理想値の差です。

Data Converter Validation Moduleでは、ヒストグラムテスト (コード密度テスト) を使用して、INLやDNLなどの非線形性パラメータを決定します。この方法は、データ変換器の振幅領域で実行されます。正弦波信号などのバスタブ型に分布している反復的なダイナミック信号がADCに適用され、変換器の出力として、対応するデジタルコードの分布が生成されます。対応する出力コードの分布に生じる偏差は、INLやDNLなどのヒストグラム法で推定されることがあるさまざまな誤差の原因となります。

測定設定



The screenshot shows the 'ADC parameters' configuration window. It is organized into three main sections:

- ADC parameters:**
 - INPUT CHANNEL: 0
 - FULL SCALE RANGE: 10V
 - INPUT SIGNAL: Sine
- Analog source:**
 - RESOURCE NAME: PXI2Slot12/ao0
 - FREQUENCY: 1kHz
 - AMPLITUDE: 5.1V
 - INPUT FREQUENCY: 1.00098kHz
- Digital capture:**
 - RESOURCE NAME: PBD6571
 - SAMPLE RATE: 800kS/s
 - TEST DURATION: 10s
 - SAMPLES TO ACQUIRE: 8021766

図8
測定設定

測定設定では、線形性測定をカスタマイズできます。ADCパラメータは、テストするDUTのチャンネルとデバイスのフルスケールレンジ設定を指定して構成する必要があります。入力信号は、正弦波、三角波、または非反復のランプ波として構成できます。さらに、アナログソースの周波数と振幅を構成できます。すべてのADCコードに適用するために、正弦波の振幅をADCの入力レンジより10%大きくすることが推奨されます。また、ADCのサンプリングレートとテスト時間を構成することもできます。正弦波の周波数は、サンプリングレートに対して互いに素である値に強制変換されます。この値はIEEE 1241の次の式で定義されます。

$$f_i = \left(\frac{J}{M} \right) f_s$$

ここで

f_i はMに対して互いに素である整数

f_s はサンプリング周波数

Mはレコード長

テスト時間は、正弦波周期の整数を集録できる最も近い値に強制変換されます。信号発生器は正弦波を出力し、ADCは時間領域データを集録します。信号発生器とADCの間でハードウェアの同期は行われません。時間領域データのヒストグラムが計算され、測定されたヒストグラムと理想的なヒストグラムの差が微分および積分の非線形性の計算に使用されます。

ヒストグラム

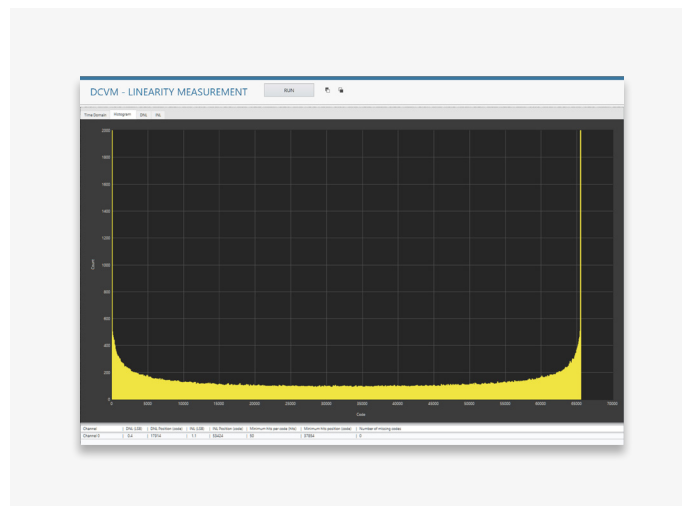


図9

ヒストグラム

DNL

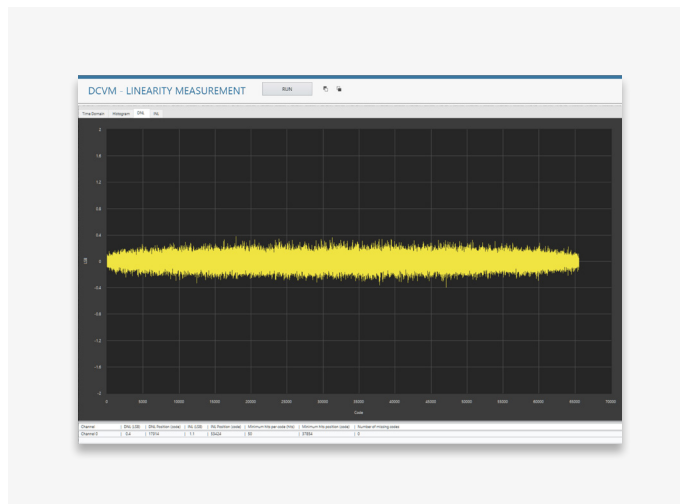


図10
微分非線形性

INL

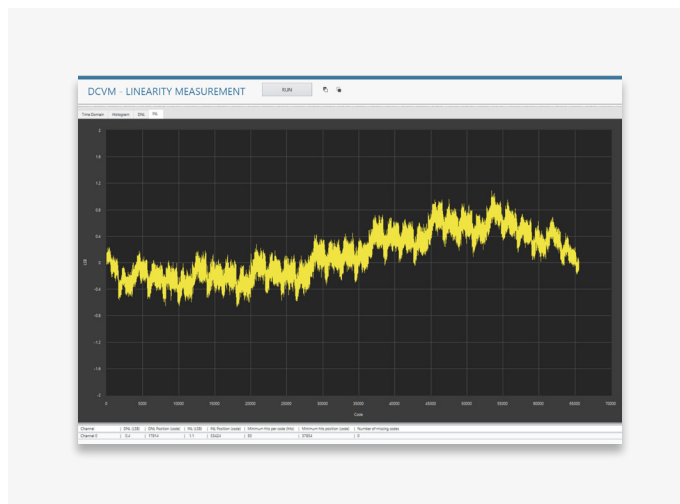


図11
積分非線形性

AC測定

AC測定には、SN比、SINAD、THD、SFDR、ENOBなどがあります。SN比 (SNR) は、入力信号のRMSレベルと、RMSノイズの比率を表す計算値です。同様に、SINAD比 (Signal to Noise and Distortion ratio) は、入力信号のRMSレベルと、FFT解析におけるすべてのノイズおよび歪み成分 (DC成分は除く) の二乗和平方根のRMS値の比率です。ADCのスプリアスフリーダイナミックレンジ (SFDR) は、搬送波周波数 (最大信号成分) のRMS振幅と、次に大きいノイズまたは高調波歪み成分のRMS値の比率です。有効ビット数 (ENOB) は、理想的なNビットADCの理論上のSN比に対する関連性を使用してSINADから計算されます。式は以下のとおりです。

NIのデータ変換器リファレンスアーキテクチャを使用してADC測定を設定する

$$ENOB = \frac{SINAD - 1.76}{6.02}$$

この式で、SINADはdB単位の電力比、6.02はデシベルをビットに変換する除数、1.76は理想的なADCの量子化誤差から得られる項です。また、全高調波歪み+ノイズ (THD+N) は測定に含まれませんが、その値は特定の帯域幅におけるテストトーン (テストトーン自体を除く) の全スペクトル成分の合計であり、SINADの逆数と同等です。

測定設定

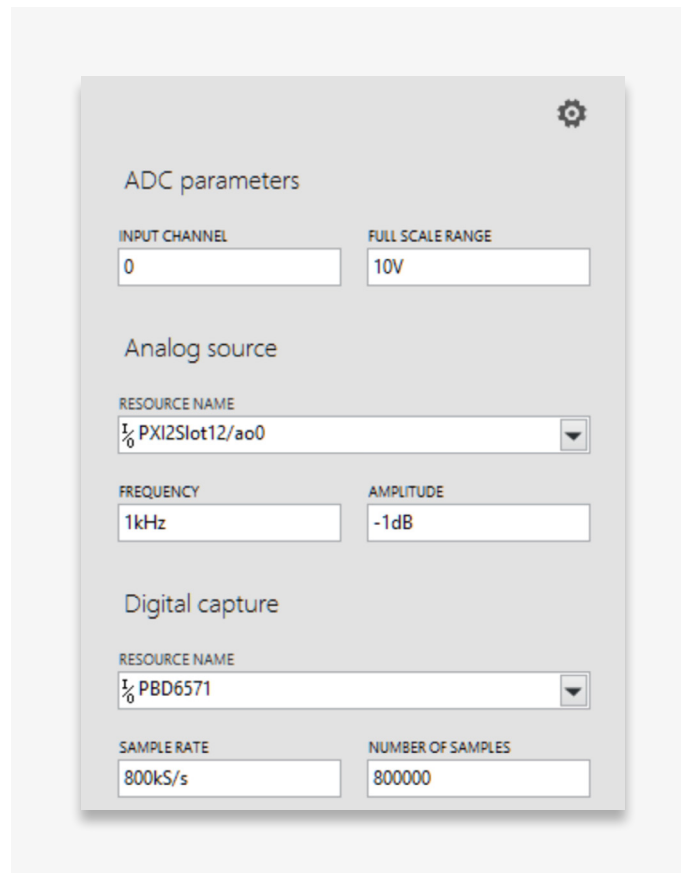


図12
測定設定

測定設定では、AC測定をカスタマイズできます。ADCパラメータは、テストするDUTのチャンネルとデバイスのフルスケールレンジ設定を指定して構成する必要があります。信号発生器は、ユーザが指定した周波数と振幅の正弦波を出力します。また、ADC集録のサンプル数とサンプリングレートも指定します。信号発生器とADCの間でハードウェアの同期は行われません。THDやSFDRなどのダイナミック測定が計算される前に、7項ブラックマン・ハリス窓がADCの集録した時間領域データに適用されます。この方法は、IEEE 1241のセクション8.8.1.2で説明されています。

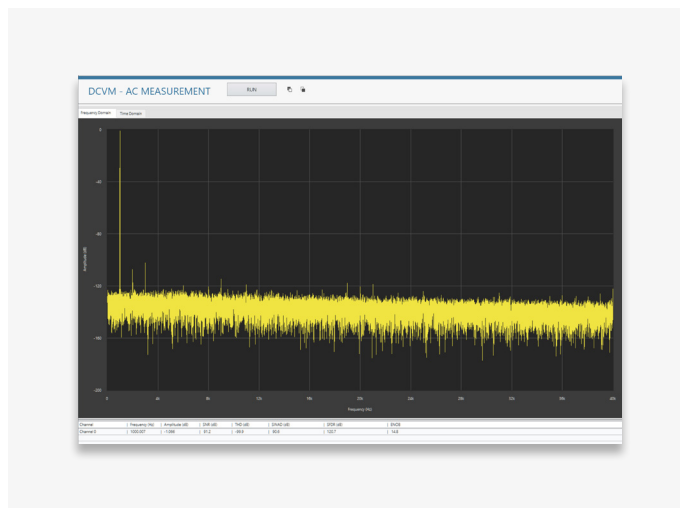


図13
AC測定のカスタマイズ

ゲインとオフセット

オフセット誤差は、0.5 LSBで発生する最初の実際のコード遷移と最初の理想的なコード遷移の間の偏差として定義されます。このオフセット誤差は正または負であり、ADCの使用可能なレンジを制限します。

ゲイン誤差は、実際のADCにおける最終ステップの midpoint (オフセット誤差を補正済み) に対する、理想的なADCにおける最終ステップの midpoint の偏差として定義されます。これは、理想値に対する実際のADC伝達特性の slope に関する偏差の測定値です。

測定設定

ADC parameters

INPUT CHANNEL: 0

FULL SCALE RANGE: 10V

Analog source

RESOURCE NAME: PXI2Slot12/ao0

SAMPLE RATE: 1kHz

RAMP SAMPLES: 10

RAMP START: -4.9V

RAMP STOP: 4.9V

Digital capture

RESOURCE NAME: PBD6571

SAMPLE RATE: 800kS/s

NUMBER OF SAMPLES: 10000

DMM

RESOURCE NAME: PXI2Slot14

RANGE: 10V

RESOLUTION IN DIGITS: 7 1/2

図14
測定設定

ユーザは、測定の電圧レンジとステップ数を構成します。各ステップで、信号発生器はDC電圧を出力します。DC電圧はDMMとADCの両方で測定されます。それぞれの測定値が保存され、最後の電圧に達するまでプロセスが繰り返されます。ゲインとオフセットは、DMMとADCの電圧測定を使用して最小二乗近似によって決定されます。

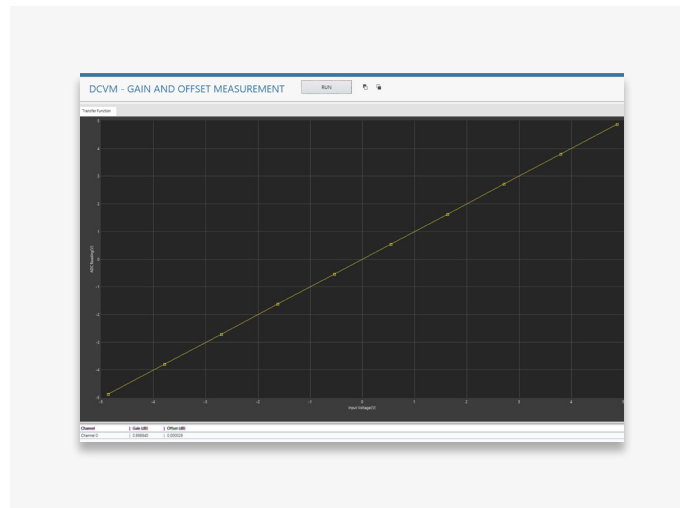


図15
Data Converter Validation Module

データ変換器テストにおけるNIの利点

NIのデータ変換器テストのソリューションでは、複数のモジュールが1つのPXIシャーシに収められています。NIでは、PXIプラットフォームを活用することで、自動テストにモジュール式のアプローチを採用できます。すべてのPXIモジュールをテストに追加し、それに応じてプログラムすることができます。これにより、特定のデバイスが古くなったときに、テスター式を買い替えなければならないという制約がなくなります。また、時間の経過とともにテストのニーズと量が変化すると、それに応じてモジュールの用途が変更される場合があります。計測器が1つのPXIシャーシ内にあるため、それらのモジュールはシームレスに通信および同期できます。

市場に出回っている1,500種類以上のPXI製品のうち、600種類を超える製品はNIによって設計されています。特に、PXIe-4468アナログソースは、PXIフォームファクタでベンチトップ品質のノイズおよび歪み性能を提供します。NIでは、効率性に優れた3UサイズでPXIモジュール式計測器を展開し、性能の限界を継続的に押し上げるべく開発に努めています。

Data Converter Validation Moduleは、InstrumentStudio™ソフトウェアとTestStand™で測定したデータを簡単に活用できる、使いやすいソフトウェアソリューションを提供します。また、インタラクティブなベンチトップ測定から自動検証までのシームレスな移行を実現できるだけでなく、自動テスト中にインタラクティブなデバッグ監視も可能になります。